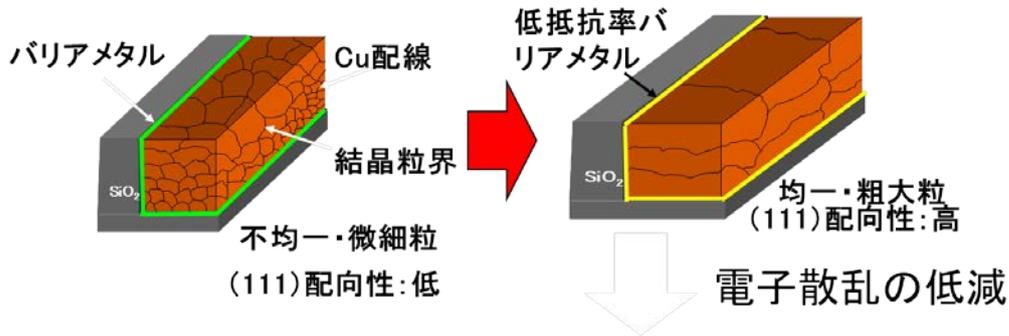


重点研究名： グリーンデバイス開発研究			
代表者名： 大貫 仁		所属： 工学部マテリアル工学科	職名： 教授
キーワード： L S I, 抵抗率, Cu 配線, 磁気記録メモリ, 低消費電力化, 高温半導体, 高温はんだ			
研究組織 (研究体制の全体像が分かるように記入し、必要に応じて図表を掲載して下さい。)			
表1 本研究で取り扱う環境対応電子デバイスとその市場			
デバイス	主目標	市場・応用分野	担当
低消費電力・ 超高速LSI	<ul style="list-style-type: none"> ・リソグラフィー(<25nm) ・トランジスタの高性能化(High-k) ・配線の低抵抗率化、高信頼化 (現状配線システムの50%、10倍) 	20～30兆円/年 自動車・電子情報機器	大貫、玉橋(研究員) 田代、篠嶋、永野、 佐久間、小峰、武田、 田中、稲見、
低消費電力 磁気メモリ及び 高機能HDD	<ul style="list-style-type: none"> ・高速動作(> 24Gbps) ・高密度化(> 1Tbit/inch²) ・低消費電力化 (従来構造・材料の10分の1) 	11～20兆円/年 スーパーハイビジョン 対応映像情報機器	小峰、杉田、大貫、 稲見
高温半導体	<ul style="list-style-type: none"> ・200℃～350℃動作高温半導体 高温はんだ材料およびプロセス 	数兆円/年 HEV, EV, スマートグリッド	大貫、玉橋、滑川、 千葉、稲見、篠嶋、 、太田、永野、菅原
研究組織のホームページ：			
研究目的 (① 景・社会的重要性・緊急性等 ②学術的な特徴独創的な点 ③予想される結果と意義を記入して下さい。) ①環境クリーン化のためには、電子デバイスの牽引車である低消費電力・超高速 LSI、低消費電力磁気記録メモリ、および高信頼性高温半導体の開発が特に重要である。本研究は、上記デバイスを実現するため、それぞれ Cu 配線の低抵抗率化、磁気メモリの低消費電力化、および高温はんだ材料とその最適プロセスをナノ構造制御という立場から実現する。②本研究は、ナノ粒界・界面構造制御を粒界に存在する微量不純物の制御により行う。これらのナノ粒界・界面制御技術の開発は、世界中を見ても検討例はほとんど無く、極めてチャレンジングな課題であり、これが本研究の独創的な点である。③本研究が成功すれば、従来よりも2倍以上高速の L S I が実現できる。また、従来構造の磁気メモリの消費電力を 1/10 に低減できる。また、200～300℃高温動作が可能なパワー半導体が発現できる。これらの電子デバイスに与える影響は極めて大きい。			
研究内容 (研究内容を簡潔に記入して下さい。) 1. <u>LSI用Cu配線の低抵抗率化</u> <ul style="list-style-type: none"> ・ナノ粒界に存在する、粒成長を阻害する微量キープ不純物の同定とその除去技術の開発。 ・微量キープ不純物を除去しためっきプロセスでの Cu 配線形成と性能評価。 2. <u>低消費電力磁気メモリの開発</u> <ul style="list-style-type: none"> ・磁気メモリのナノ粒界に存在する粒成長抑制不純物の解析と微細・均一な磁性粒子を得るための指導原理の明確化 ・粒界制御磁気記録媒体の性能評価 3. <u>高温半導体の開発</u> <ul style="list-style-type: none"> ・超塑性利用 Pb フリー高温はんだの開発 ・開発した高温はんだの SiC と絶縁回路基盤との接合への適用および接合部の信頼性の評価 			
研究内容概要図 (研究内容の概要が分かるポンチ絵・図表を掲載して下さい。) 			

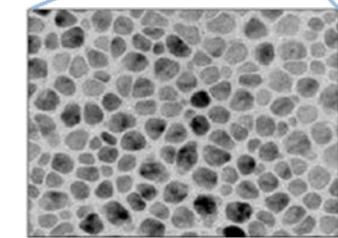
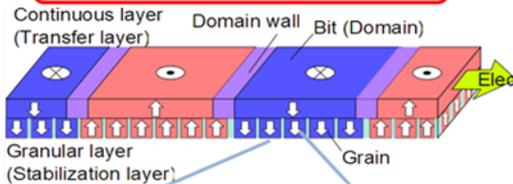
1. LSI用Cu配線の低抵抗率化



Cu配線抵抗率の低減(50%)

2. 低消費電力磁気メモリの開発

新構造磁気メモリ



磁性膜における結晶粒

- 結晶粒径 ⇒ 記録密度の頭打ち
- 結晶粒の分布 ⇒ 転移ノイズ増大
- 結晶粒成長阻害 ⇒ 記録不安定

微細構造分析技術
微量元素添加
(新材料)

- 粒径縮小による高密度化
- 結晶粒均一化による低ノイズ化
- 高配向結晶による記録の安定化

3. 高温半導体の開発

